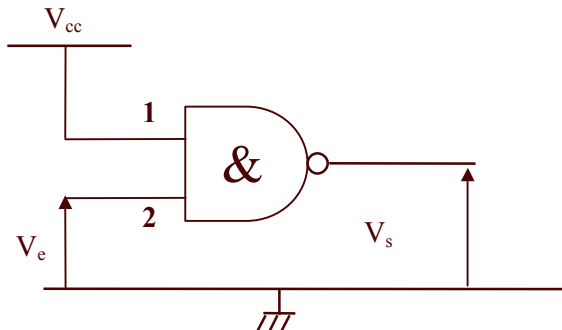


## CARACTERISTIQUE DE TRANSFERT D'UNE PORTE LOGIQUE NAND (ET-NON)

### I. MONTAGE AVEC UNE PORTE CMOS 4011



+ sur la plaquette est relié à 1 UNI  
1 relié aussi à 1 UNI  
2 relié à 2 UNI  
S relié à EA0

N'oubliez pas de connecter les masses entre elles.

$V_e$  est une rampe de 0 à 10 V.  $V_{cc}$  est une tension continue. Ces deux tensions sont délivrées par la carte EUROSMART (1 UNI et 2 UNI). La tension de sortie  $V_s$  est mesurée avec la carte EUROSMART (Entrée analogique 0)

#### sortie D/A

Voie	SA1	SA2
forme	Constante	rampe
mode	entrelacé	entrelacé
calibre	0/+10	0/+10
mini	5	0
maxi	5	10

#### Entrée A/D

Nom voie	EA0	SA1	SA2
Nom	$V_s$	$V_{cc}$	$V_e$
Unité	V	V	V
Style	+++++	+++++	+++++
fenêtres	1	Aucune case	Aucune case
Mode	AUTOMATIQUE	AUTOMATIQUE	AUTOMATIQUE
Saisie	instantane	Instantane	Instantane
Calibre	0/+10.24	0/+10	0/+10

### II. EXPERIMENTATION

1. Pour  $V_{cc} = 5,0$  V, relever la caractéristique de transfert  $V_s = f(V_e)$ . Déterminer la valeur de  $V_e$  qui correspond au seuil de basculement du niveau logique « haut » au niveau logique « bas ». On appellera cette valeur particulière  $V_{eb}$ . Imprimer le graphe.

2. Recommencer avec  $V_{cc} = 5,5$  V. Sans imprimer les nouvelles courbes. Compléter le tableau.

$V_{cc}$	5	5,5	6	6,5	7	7,5	8	8,5	9	9,5	10
$V_{eb}$											
$V_s$ (état haut)											

Tracer  $V_{eb}$  en fonction de  $V_{cc}$ . En déduire l'expression de  $V_{eb}$  en fonction de  $V_{cc}$ .

$V_{eb} = \dots\dots\dots$

**III. ETUDE AVEC UNE PORTE TTL 74LS00**

*Recommencer l'étude précédente avec une porte TTL 74LS00.*

$V_{cc}$	5	5,5	6	6,5	7	7,5	8	8,5	9	9,5	10
$V_{eb}$											
$V_s$ (état haut)											

Tracer  $V_{eb}$  en fonction de  $V_{cc}$ . En déduire l'expression de  $V_{eb}$  en fonction de  $V_{cc}$ .

$V_{eb} = \dots\dots\dots$

Comparer le niveau de  $V_s$  à l'état haut et  $V_{cc}$  :

.....  
 .....

Conclure en comparant les deux portes logiques de technologies différentes :

.....  
 .....  
 .....  
 .....