

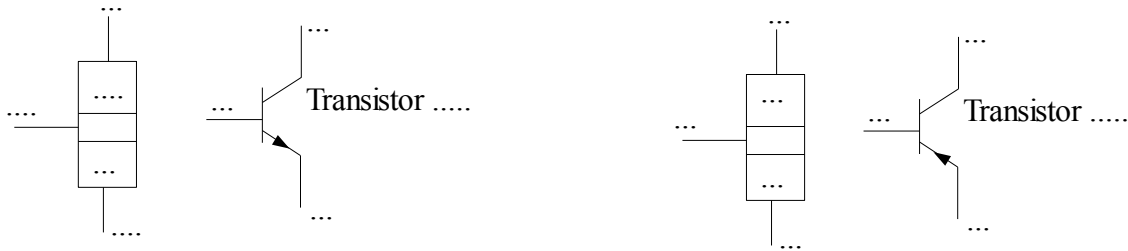
TRANSISTOR BIPOLAIRE

DESCRIPTIONS ET SYMBOLES

Un transistor bipolaire est constitué par la juxtaposition de trois On réalise le transistor à partir des configurations suivantes:

- emprisonnant une mince couche (<10 μ): transistor
- emprisonnant une mince couche: transistor

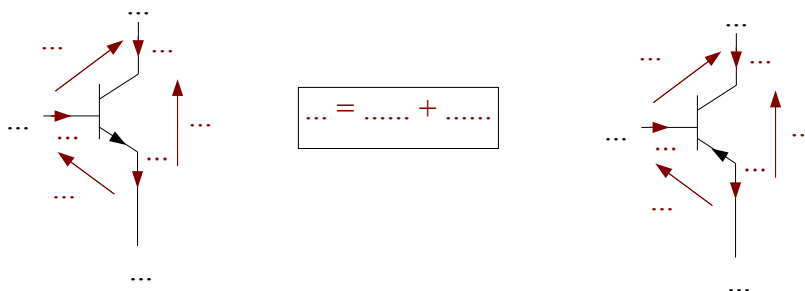
Le transistor comporte connexions: (E), (B), (C).



Le transistor est un semi-conducteur permettant:

- un fonctionnement (.....)
- un fonctionnement (.....)

CONVENTION ET RELATION



NPN: toutes les grandeurs sont

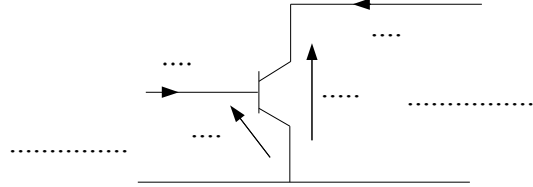
PNP: toutes les grandeurs sont

RESEAUX DE CARACTERISTIQUES

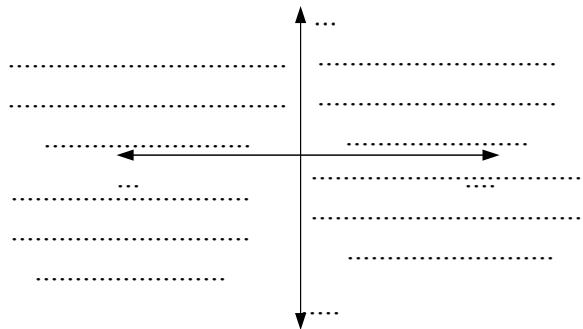
PRÉSENTATION

Quatre grandeurs suffisent pour caractériser le comportement du transistor:

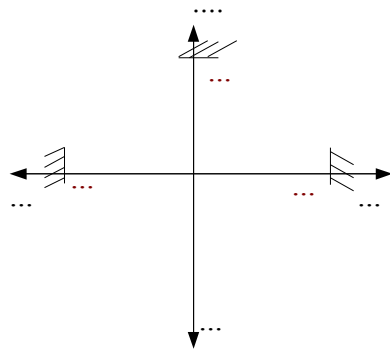
- deux grandeurs d'entrée:,
- deux grandeurs de sortie:,



L'ensemble des caractéristiques peut donc être représenté dans le système d'axe suivant:



VALEURS LIMITES DU COMPOSANT



I_{CM} :

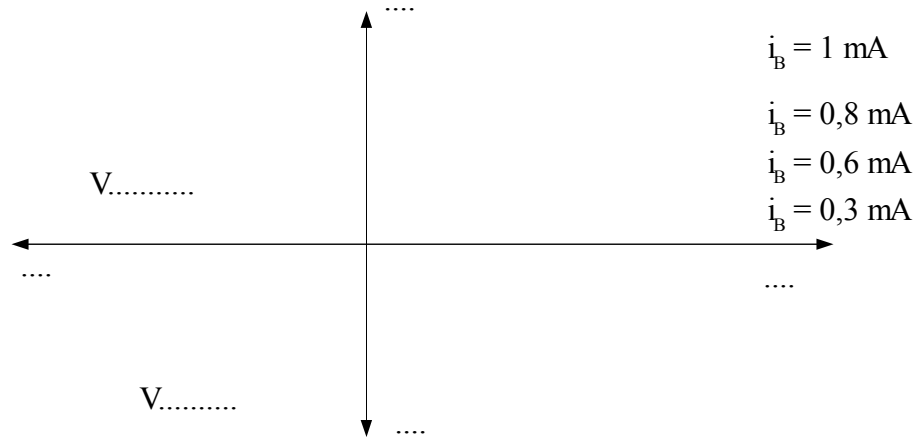
V_{CEM} :

I_{BM} :

P_M :; pour une température du boîtier de

$$P_M = + \approx$$

ENSEMBLE DE CARACTÉRISTIQUES

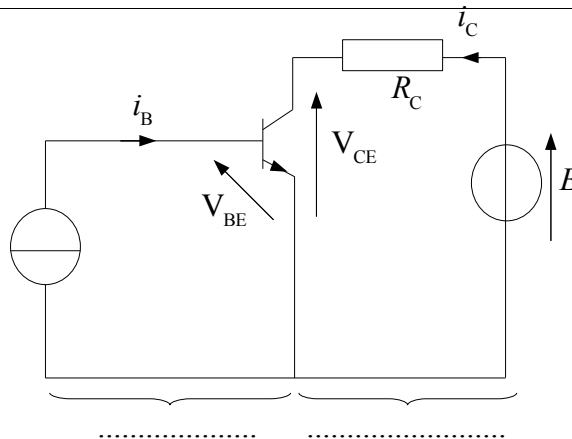


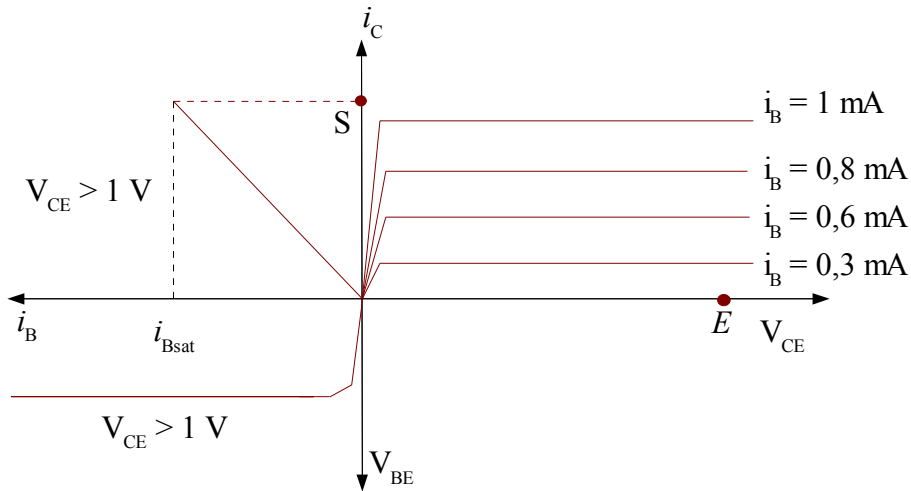
INTERPRÉTATION

- $i_C = f(i_B)$ est appelé
- Pour $v_{CE} > 1\text{ V}$ =
- = : coefficient
- $i_B = f(v_{BE})$: la caractéristique est à celle d'une lorsque $v_{CE} > 1\text{ V}$
 $v_{BE} \approx \dots\dots\dots$
- Les sont sensiblement pour $v_{CE} > 1\text{ V}$. Le transistor est équivalent à un presque parfait dont l'..... par le de

..... = **Pour $v_{CE} > 1\text{ V}$**

TRANSISTOR BIPOLAIRE SUR CHARGE RESISTIVE





Loi des mailles: = \Rightarrow =

coefficient directeur :(droite décroissante) et coordonnées à l'origine:

$I_C = f(V_{CE})$:

Au point de: $V_{CE} \approx$ V $I_{Csat} \approx$ $i_B \approx$ I_{Bsat} avec $I_{Bsat} =$

la formule n'est plus valable. Quelque soit la valeur de i_B (..... I_{bsat}) $i_C =$

Au point de: $V_{CE} \approx$ $I_C \approx$ et $I_B \approx$

Au point de (compris entre et): fonctionnemnt

..... pour i_B I_{bsat}

APPLICATION A LA COMMUTATION

La est le et inversement.

Le transistor ne peut être que ou: il se comporte comme

unou

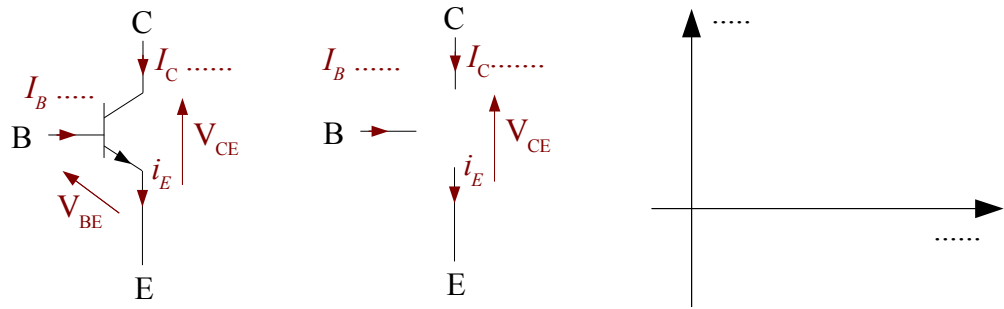
ETAT BLOQUÉ

transistor réel: $I_B =$

$I_C \approx$

NPN $\left\{ \begin{array}{l} V_{BE} \dots\dots\dots \\ V_{CE} \approx \dots\dots \end{array} \right.$	PNP $\left\{ \begin{array}{l} V_{BE} \dots\dots\dots \\ V_{CE} \approx \dots\dots \end{array} \right.$
--------------------------------------------------------------------------------------------------------	--------------------------------------------------------------------------------------------------------

transistor idéal:

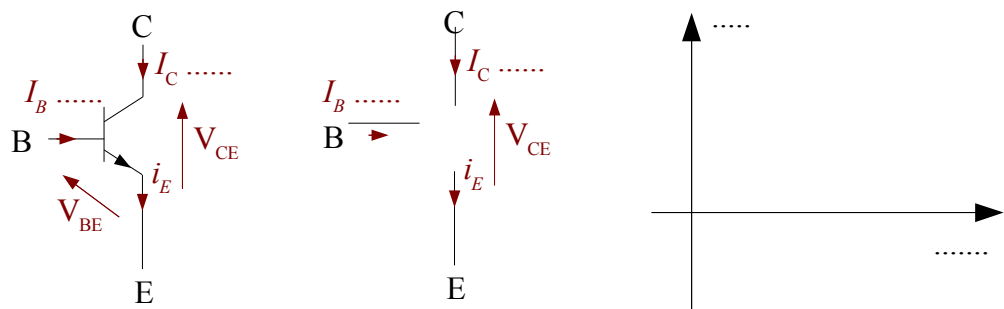


ETAT SATURÉ

transistor réel:

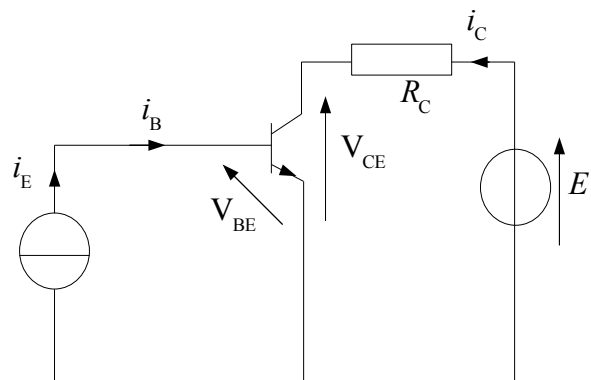
$$\begin{array}{l}
 i_B \dots\dots\dots \\
 i_C = \dots\dots\dots \\
 \text{NPN} \left\{ \begin{array}{l} V_{BEsat} \dots\dots\dots \\ V_{CEsat} \approx \dots\dots\dots \end{array} \right. \quad \text{PNP} \left\{ \begin{array}{l} V_{BE} \approx \dots\dots\dots \\ V_{CE} \approx \dots\dots\dots \end{array} \right.
 \end{array}$$

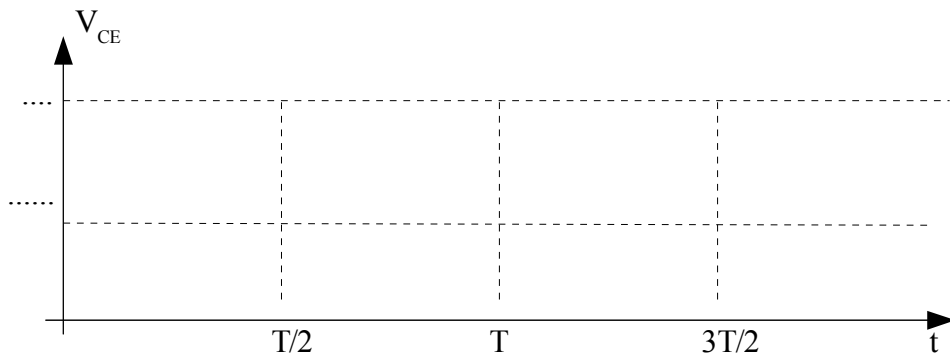
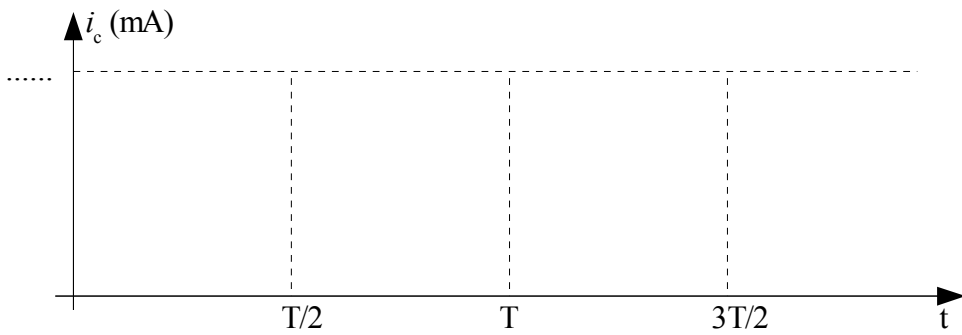
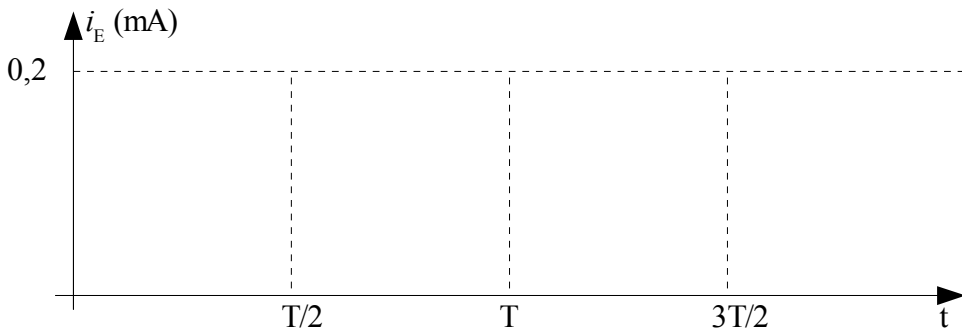
transistor idéal:



EXEMPLE DE COMMUTATION

$$\begin{array}{l}
 E = 15 \text{ V} \\
 R_C = 1 \text{ k}\Omega \\
 \beta = 100 \\
 V_{CEsat} = 0,5 \text{ V} \\
 i_B = i_E
 \end{array}$$





de $0 < t < \frac{T}{2}$ = $i_B = 0,2 \text{ mA}$ or $i_{C\text{sat}} = \dots = \dots \Rightarrow i_{B\text{sat}} = \dots = \dots$

i_B $i_{B\text{sat}}$ le transistor est

On en déduit $i_c = \dots = \dots$

de $0 < t < \frac{T}{2}$ $i_E = \dots$ le transistor est $I_C = \dots$ et $V_{CE} = \dots$